

Cite No. 4

1/1 ページ

Searching PAJ

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 60-110028
 (43) Date of publication of application : 15.06.1985

60SF 3/023

(51) Int. Cl.

(21) Application number : 58-219898
 (22) Date of filing : 21.11.1983(71) Applicant : MITSUBISHI ELECTRIC CORP
 (72) Inventor : NAGAMINE TAKU

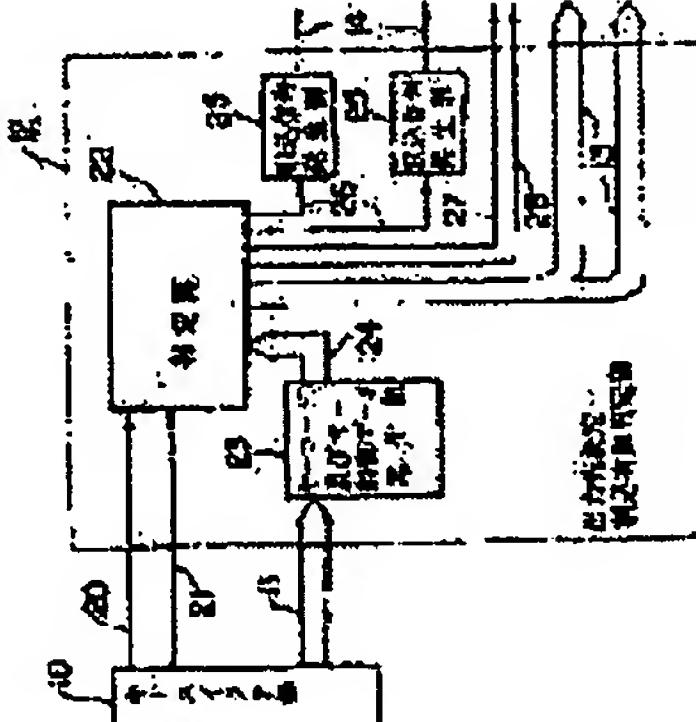
(54) KEYBOARD DEVICE

(57) Abstract:

PURPOSE: To comply with various requests different for each calculation system with use of a single keyboard by generating an address code of a pushed key and then producing a key code and the key control data in response to said address.

CONSTITUTION: The strobe signals (rise, fall) are sent to strobe signal lines 20 and 21 from a key switch part 10. At the same time, an address code of the pushed key is sent to a signal line 11. An output destination deciding/interruption presence deciding part 12 produces a key code or the key control data corresponding to the address supplied by a key code/key control data generating part 23. Receiving this key code or control data, the decision part 22 decides the designated output form and the timing to control an interruption signal generating part 25 in response to the strobe signal as well as to send the key code parallel data to a line 13. In addition, the signal is transmitted to control lines 27 and 28 according to a serial or parallel form to control a parallel/serial converting part on the next stage.

BEST AVAILABLE COPY



LEGAL STATUS

- [Date of request for examination]
- [Date of sending the examiner's decision of rejection]
- [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
- [Date of final disposal for application]
- [Patent number]
- [Date of registration]
- [Number of appeal against examiner's decision of rejection]
- [Date of requesting appeal against examiner's decision of rejection]
- [Date of extinction of right]

Copyright (C) 1998-2003 Japan Patent Office

<http://www19.ipdl.ncipi.go.jp/PA1/result/detail/main/wAAAKRaqwADA360110028...> 2006/03/08

2

◎日本国特許庁 (JP)	◎特許出願公開	
◎公開特許公報 (A) 昭60-110028		
◎Int.Cl. G 06 F 3/023	識別記号 庁内整理番号 7010-5B	◎公開 昭和60年(1985)6月15日
審査請求 未請求 発明の数 I (全4頁)		
<p>◎発明の名称 キーボード装置</p> <p>◎特許 昭58-219898 ◎出願 昭58(1983)11月21日</p> <p>◎発明者 長崎 卓 長崎市九郎町6番14号 三菱電機株式会社長崎製作所内 ◎出願人 三菱電機株式会社 東京都千代田区内2丁目2番3号 ◎代理人 弁理士 大岩 増雄 外2名</p>		

明細書

1. 発明の名称

キーボード装置

2. 発明請求の範囲

計算機システムにデータ及び制御信号を入力するため用いるキーボード装置において、

キースイッチの押下によって送信キースイッチに対応するキーアドレス及びキースイッチのターンオンの時点ならびにそのターンオフの時点を検すそれからのストローブ信号を発生するキースイッチ部と、

このキースイッチ部の各キースイッチが発生する各アドレス附近に当該キースイッチに対応するキーコードと、当該キーコードを送りすべき出力先と、当該キーコードに伴って前述信号を発生するか否か及び前述信号を発生するか否か上記いずれかのストローブ信号のうちのどのストローブ信号の時点で検出すべきかを示すキー制御データとを記憶するキーコード及びキー制御データ発生部と

上記キースイッチ部から検出されるアドレスにより上記キーコード及びキー制御データ発生部から当該アドレスに対応するキーコード及びキー制御データを読み出す手段と、

この読み出したキー制御データと上記それぞれのストローブ信号とからそれぞれの制御信号を発生する手段と、

上記キー制御データからキーコードの出力先を検出する読み出し手段を発生する手段と、

上記キーコードの出力先のうちの所定の出力先に付けられビットパラレルの形態で入力したキーコードをビットシリアルの形で出力するパラレルシリアル変換部とを備えたことを特徴とするキーボード装置。

3. 発明の詳細な説明

〔発明の性質分野〕

この発明は計算機システムに用いられるキーボード装置に関するものである。

〔従来技術〕

(2)

特開昭60-110028

図1の及び図2は既存のコード送信を示すプロトコルであり。これらの図において(1)はキーイット部、(2)はコードパラレルデータ部、(3)はパラレルシリアル実換部、(4)はコードシリアルデータ部、(5)はパラレルデータ部、(6)は計算機への制込信号である。

第1回はコードをピットシリアルの形で送出するための操作、第2回はコードをピットパラレルの形で送出するための操作である。

キースイッチ部(1)では押されたキーに対応するコードがピットパラレルの形で送出されてコードパラレルデータ部(2)に送り出力される。パラレルシリアル実換部(3)はパラレルデータをシリアルデータに変換してコードシリアルデータ部(4)に送り出力する。ピットシリアルの形でコードシリアルデータ部(4)に送り出力されるコードは、多くの場合、一たん周辺機器に取り込まれて、周辺機器から計算機(図示せず)に送出される。たとえば文字列「ABCDEF」を計算機に入力する場合を考えると、キースイッチ部(1)では「A」。

特開昭60-110028(2)

「B」、「C」、「D」のキーを順に押し、キーコードパラレルデータ部(2)には「A」、「B」、「C」、「D」のコードが順次出力されるが、これを順次計算機に入力するとより、周辺機器内に記憶した「ABCDEF」という文字列を一括して計算機に入力した方が計算機の負荷を軽減することができるからである。

一方において、キースイッチ部のファンクションキー(function key)を押すと、1つのファンクションキーに対応して、計算機システム内のプリンタを駆動したり、表示装置の表示画面を駆動したり等の1つの操作が行われるので、このようなコードの出力はピットパラレルの形で直接計算機に入力し、かつ計算機への制込信号も同時に入力する方が有利である。このような目的に対しては前回格に示す接続を用い、パラレルデータ部(2)においてパラレルデータをそのまま出力すると共に計算機への制込信号(6)を生成して出力する。

ところで、クントのプロセス初期化生成ライ

ンの初期化操作に計算機を用いる場合には、周辺機器に計算機を接続した方が有利な操作と、コードを直接計算機に接続した方が有利な操作とが混在しているのが通常であるため、既存のコード実現を用いると、第1回と第2回に示す複数のコード送信をそれぞれ並列するか、もしくは、計算機システム側に異なる要求をそれぞれ満足させるよう、第1回と第2回に示す複数のコード実現を組合せて1つのコード実現を実現しなければならぬという欠点があった。

【発明の発明】

この発明は上記のような既存のものの欠点を除去するためになされたもので、この発明ではキースイッチ部のキーの押下により直接コードを発生するかわりにキーアドレスを発生し、このキーアドレスを対応するコードに接続すると共に、このキーアドレスを利用してコードの出力先端を制込信号の発生部を対応するキー制御データを発生した。従って、各キーとに、パラ

レルコードで出力する部、又はシリアルコードで出力する部、直はパラレルコード及びシリアルコードで同時に出力する部のうちのいずれの部をもとり扱うようにすることができる。かつキーが押された時に制込信号を発生させるか否か、また、制込信号を発生としてキースイッチのターンオンの時刻で発生させるか、又はターンオフの時刻で発生させるか、あるいはターンオン及びターンオフの両時点で発生させるかを自由に選択することができるようになつた。

【発明の実施例】

以下この発明の実施例を図面について説明する。第1回はこの発明の一実施例を示すプロトコルで、(1)はこの発明のキースイッチ部、(2)はキーフィードメモリ部、(3)は出力先端部、(4)は制込有無判定部、(5)は第1回、(6)は第2回に相当するコードパラレルデータ部、(7)は第3回に相当する制込信号部、(8)は第4回に相当するキードシリアルデータ部、(9)は第5回に相当するパラレルデータ部、(10)は第1回に相当するパラ

(3)

特開昭60-110028

レルシリアル実換部である。

次に第4回は第3回の出力先決定・制込有無判定部の内部構成を示すプロック図で、第3回と同一符号は同一又は相当部分を示し、即はキースイッチモードオンのストップ信号源、即はキー入力データシフトのストップ信号源、即は制御部、即はキーコード及びキー制御データ発生部、即はキーコード及びキー制御データ源、即は制込信号発生部、即は制込信号発生部制御部、即はパラレルデータ制御部制御部、即はパラレルシリアル実換部制御部である。

以下、第3回に示す操作の動作を説明する。キースイッチ例ではキーが操作されたときにストップ信号源、即(第3回には示していない)上にそれぞれのストップ信号を出力し、同時に押下されたキーに対応するキーアドレスを信号源的上に出力する。キーアドレスはキーボード及びキー制御データ発生部に入力される。キーコード及びキー制御データ発生部はたとえばROMで構成され、キーアドレスをアドレスとする記憶装置

特開昭60-110028(3)

ビーコードとキー制御データとが記憶されているが、これが信号線の上のアドレス信号によって選択され、キーボード及びキー制御データ該部を通して制御部に入力される。制込部は入力されるキー制御データによりキーコードの出力先を決定し、制込信号発生の優先を決定する。制込信号発生のタイミングはストップ信号源即、即上のストップ信号のタイミングによって決定し、制込信号発生の必要がある場合は制込信号発生部制御部の上に制御信号を出力して制込信号発生部が制込信号源上に制込信号を送出するよう指示し、パラレルデータ出力かシリアルデータ出力かによって制御部、即上位制御信号を送出する。(第3回には制御部、即は示してない)

パラレルデータ制御部は制御部からの制御信号入力がもった場合、制込信号源の上の制込信号及びキーコードパラレルデータ制御部のキーコードをそのまま出力し、パラレルシリアル実換部は制御部からの制御信号入力がある場合、キーコードパラレルデータ制御部の上にキーコードを

ビットシリアルの形のコードに変換してキーコードシリアルデータ制御部上に出力する。

以上の実施例ではキーコードをビットパラレルの形で出力するかビットシリアルの形で出力するかの組合せについて説明したが、この組合の序号とする所は、キースイッチ例では直接キーコードを提供せずキーアドレスを発生するので、このキーアドレスを利用して、出力先決定・制込有無判定部において各キーアドレスに対する出力先及び制込強度を各キーごとに自由に設定することができる点になり、キーボードの出力が無いかんにかかるらずこの説明の範囲を適用することができます。(説明の省略)

以上のこうだこの説明によれば、1台のキーボード機能を構成するだけで、計算機システム間に異なる各種のやり方を両することができる、最も効率のよい構造方法を選択できるので、計算機システムにおけるトータルスループット(total throughput)を向上することが可能となる。

4. 図面の簡単な説明

第1回及び第2回は発光の機能を示すプロック図、第3回はこの機能の実現を示すプロック図、第4回は第3回の出力先決定・制込有無判定部の内部構成を示すプロック図である。

即キースイッチ部、01・キーブトレス信号部、02・出力先決定・制込有無判定部、03・キーコードパラレルデータ部、04・制込信号部、05・キーコードシリアルデータ部、06・パラレルデータ制御部、07・パラレルシリアル実換部、08・キーコード及びキー制御データ発生部。

尚、各回で同一符号は同一又は相当部分を示す。
代理人 大堀均

(4)

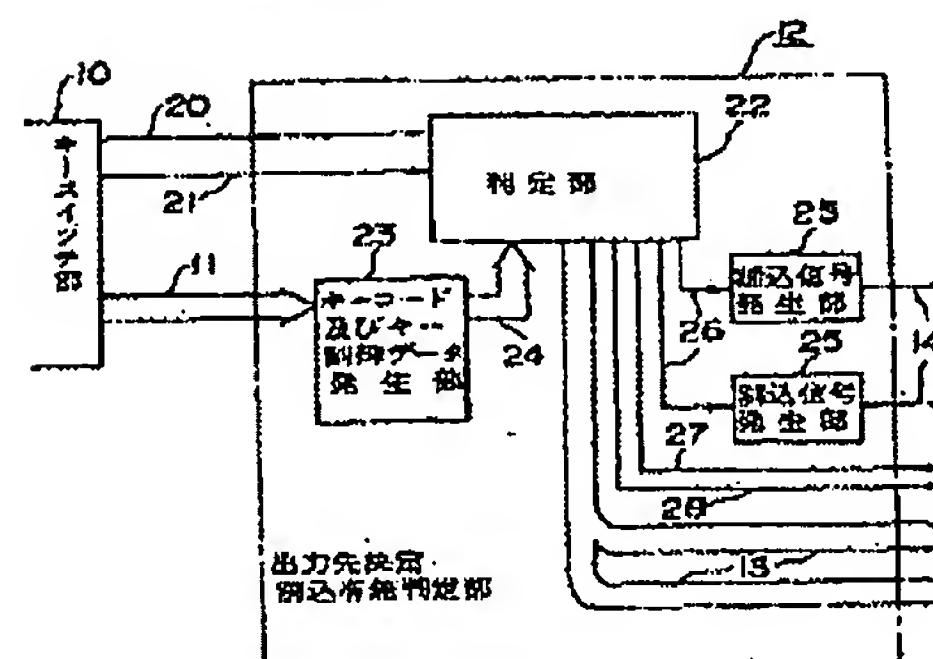
特開昭 60-110028

特開昭 60-110028(4)

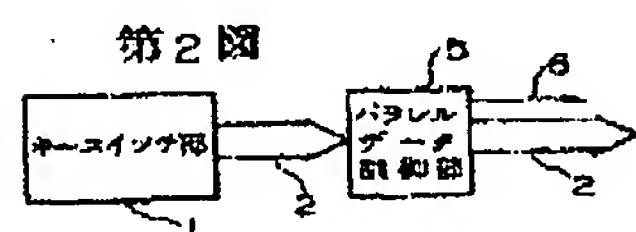
第1図



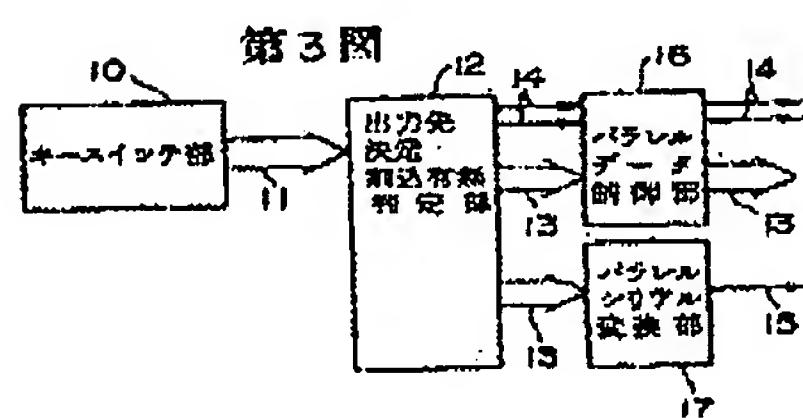
第4図



第2図



第3図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

BLACK BORDERS

IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

FADED TEXT OR DRAWING

BLURRED OR ILLEGIBLE TEXT OR DRAWING

SKEWED/SLANTED IMAGES

COLOR OR BLACK AND WHITE PHOTOGRAPHS

GRAY SCALE DOCUMENTS

LINES OR MARKS ON ORIGINAL DOCUMENT

REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.